

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-136447

(P2009-136447A)

(43) 公開日 平成21年6月25日(2009.6.25)

(51) Int.Cl.	F 1	テーマコード (参考)
A 6 1 B 1/06 (2006.01)	A 6 1 B 1/06	2 H 0 4 0
A 6 1 B 1/04 (2006.01)	A 6 1 B 1/04	4 C 0 6 1
G 0 2 B 23/24 (2006.01)	G 0 2 B 23/24	5 C 1 2 2
G 0 2 B 23/26 (2006.01)	G 0 2 B 23/26	B
H 0 4 N 5/225 (2006.01)	H 0 4 N 5/225	C

審査請求 未請求 請求項の数 9 O L (全 16 頁) 最終頁に続く

(21) 出願番号	特願2007-314996 (P2007-314996)
(22) 出願日	平成19年12月5日 (2007.12.5)

(71) 出願人	000113263 HO Y A 株式会社 東京都新宿区中落合2丁目7番5号
(74) 代理人	100090169 弁理士 松浦 孝
(74) 代理人	100124497 弁理士 小倉 洋樹
(74) 代理人	100127306 弁理士 野中 剛
(74) 代理人	100129746 弁理士 虎山 滋郎
(74) 代理人	100132045 弁理士 坪内 伸

最終頁に続く

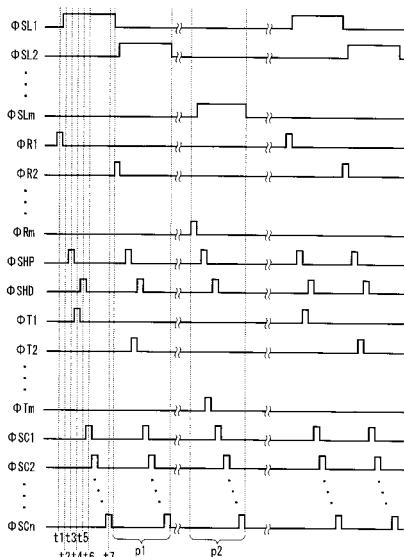
(54) 【発明の名称】光源制御システム、シャッタ制御システム、内視鏡プロセッサ、および内視鏡システム

(57) 【要約】

【課題】X Yアドレス型撮像素子で撮像する動画像の歪みを低減化する。

【解決手段】内視鏡システムは撮像素子および光源ユニットを有する。撮像素子はCMOS撮像素子である。フィールド期間は共通期間と読出期間とを有する。各画素において電荷蓄積可能期間中の受光量に応じた信号電荷を生成し、蓄積させる。共通期間と共に前後する読出し期間の一部とが電化蓄積可能期間を構成する。読出期間中に、各行の画素信号を順番に読出させる。共通期間中に光源ユニットにパルス発光させる。読出し期間中に光源ユニットの発光を停止させる。

【選択図】図5



【特許請求の範囲】**【請求項 1】**

第1、第2の方向に沿って配置される複数の画素が受光量に応じて生成する信号電荷を前記第1の方向に沿って並ぶ画素の列である画素列毎に画素信号として読出すことにより画像信号を生成するXYアドレス型撮像素子が、画素列に関わらず共通する共通期間と画素列毎に異なる変動期間とが連続して構成される蓄積期間における別々の画素列に配置される複数の画素による前記信号電荷の生成と前記共通期間の後の読出期間に前記蓄積期間に生成させた前記信号電荷の画素列毎の読出しとを繰返させることにより動画像を撮影するように制御される場合に、前記読出期間を検知する検知部と、

前記読出期間中、前記XYアドレス型撮像素子により撮像される被写体を照明するための照明光の出射を停止するように、前記照明光の出射と出射停止とを切替え可能な光源を制御する制御部とを備える

ことを特徴とする光源制御システム。

【請求項 2】

前記制御部は、前記光源に前記照明光をパルス発光させることを特徴とする請求項1に記載の光源制御システム。

【請求項 3】

前記XYアドレス型撮像素子は、電子内視鏡に設けられることを特徴とする請求項1または請求項2に記載の光源制御システム。

【請求項 4】

第1、第2の方向に沿って配置される複数の画素が受光量に応じて生成する信号電荷を前記第1の方向に沿って並ぶ画素の列である画素列毎に画素信号として読出すことにより画像信号を生成するXYアドレス型撮像素子が、画素列に関わらず共通する共通期間と画素列毎に異なる変動期間とを有する蓄積期間における別々の画素列に配置される複数の画素による前記信号電荷の生成と前記共通期間の後の読出期間に前記蓄積期間に生成させた前記信号電荷の画素列毎の読出しとを繰返させることにより動画像を撮影するように制御される場合に、前記読出期間を検知する検知部と、

前記読出期間中、前記XYアドレス型撮像素子に入射する光を遮光するように、前記XYアドレス型撮像素子の受光面に配置され光の透過と遮光とを切替え可能なシャッタを制御する制御部とを備える

ことを特徴とするシャッタ制御システム。

【請求項 5】

前記XYアドレス型撮像素子は、電子内視鏡に設けられることを特徴とする請求項3に記載のシャッタ制御システム。

【請求項 6】

第1、第2の方向に沿って配置される複数の画素が受光量に応じて生成する信号電荷を前記第1の方向に沿って並ぶ画素の列である画素列毎に画素信号として読出すことにより画像信号を生成するXYアドレス型撮像素子を、画素列に関わらず共通する共通期間と画素列毎に異なる変動期間とを有する蓄積期間における別々の画素列に配置される複数の画素による前記信号電荷の生成と前記共通期間の後の読出期間に前記蓄積期間に生成させた前記信号電荷の画素列毎の読出しとを繰返させることにより動画像を撮影するように制御する第1の制御部と、

前記読出期間中、前記XYアドレス型撮像素子により撮像される被写体を照明するための照明光の出射を停止するように、前記照明光の出射と出射停止とを切替え可能な光源を制御する第2の制御部とを備える

ことを特徴とする内視鏡プロセッサ。

【請求項 7】

第1、第2の方向に沿って配置される複数の画素が受光量に応じて生成する信号電荷を前記第1の方向に沿って並ぶ画素の列である画素列毎に画素信号として読出すことにより画像信号を生成するXYアドレス型撮像素子を、画素列に関わらず共通する共通期間と画

10

20

30

40

50

素列毎に異なる変動期間とを有する蓄積期間における別々の画素列に配置される複数の画素による前記信号電荷の生成と前記共通期間の後の読出期間に前記蓄積期間に生成させた前記信号電荷の画素列毎の読出しとを繰返させることにより動画像を撮影するように制御する第1の制御部と、

前記読出期間中、前記X Yアドレス型撮像素子に入射する光を遮光するように、前記X Yアドレス型撮像素子の受光面に配置され光の透過と遮光とを切替え可能なシャッタを制御する第2の制御部とを備える

ことを特徴とする内視鏡プロセッサ。

【請求項8】

第1、第2の方向に沿って配置される複数の画素が受光量に応じて生成する信号電荷を前記第1の方向に沿って並ぶ画素の列である画素列毎に画素信号として読出すことにより画像信号を生成するX Yアドレス型撮像素子を有する電子内視鏡と、

前記画素列に関わらず共通する共通期間と画素列毎に異なる変動期間とを有する蓄積期間における別々の画素列に配置される複数の画素による前記信号電荷の生成と前記共通期間の後の読出期間に前記蓄積期間に生成させた前記信号電荷の画素列毎の読出しとを繰返させることにより動画像を撮影するように、前記X Yアドレス型撮像素子を制御する第1の制御部と、

前記X Yアドレス型撮像素子により撮像される被写体を照明するための照明光の出射と出射停止とを切替え可能な光源と、

前記読出期間中、前記照明光の出射を停止するように、前記光源を制御する第2の制御部とを備える

ことを特徴とする内視鏡システム。

【請求項9】

第1、第2の方向に沿って配置される複数の画素が受光量に応じて生成する信号電荷を前記第1の方向に沿って並ぶ画素の列である画素列毎に画素信号として読出すことにより画像信号を生成するX Yアドレス型撮像素子を有する電子内視鏡と、

前記画素列に関わらず共通する共通期間と画素列毎に異なる変動期間とを有する蓄積期間における別々の画素列に配置される複数の画素による前記信号電荷の生成と前記共通期間の後の読出期間に前記蓄積期間に生成させた前記信号電荷の画素列毎の読出しとを繰返させることにより動画像を撮影するように、前記X Yアドレス型撮像素子を制御する第1の制御部と、

前記X Yアドレス型撮像素子の受光面に配置され、光の透過と遮光とを切替え可能なシャッタと、

前記読出期間中、前記X Yアドレス型撮像素子に入射する光を遮光するように、前記シャッタを制御する第2の制御部とを備える

ことを特徴とする内視鏡システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ライン露光を行なうCMOS撮像素子によって撮像される動画像において、動く被写体の歪みを低減化させるための、光源の制御またはシャッタの制御に関する。

【背景技術】

【0002】

動画を撮像する機器として挿入管の先端に撮像素子を設けた電子内視鏡が知られている。従来の電子内視鏡には、CCD撮像素子が用いられていた。しかし、製造コストや電力消費量の観点においてCCD撮像素子より有利なCMOS撮像素子を電子内視鏡に用いることが提案されている(特許文献1参照)。

【0003】

しかし、一般的にCMOS撮像素子にはライン露光により撮像させるため、高速で動く被写体を撮像する場合に被写体像に歪みが生じることが問題であった。

10

20

30

40

50

【特許文献 1】特開 2002-58642 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

したがって、本発明では、動く被写体を、CMOS 撮像素子のようにライン露光を行なう XY アドレス型撮像素子によって撮像した画像に生じる歪みを低減化させる光源制御システム、およびシャッタ制御システムの提供を目的とする。

【課題を解決するための手段】

【0005】

本発明の光源制御システムは、第 1、第 2 の方向に沿って配置される複数の画素が受光量に応じて生成する信号電荷を第 1 の方向に沿って並ぶ画素の列である画素列毎に画素信号として読出することにより画像信号を生成する XY アドレス型撮像素子が画素列に関わらず共通する共通期間と画素列毎に異なる変動期間とが連続して構成される蓄積期間における別々の画素列に配置される複数の画素による信号電荷の生成と共通期間の後の読出期間に蓄積期間に生成させた信号電荷の画素列毎の読出しとを繰返させることにより動画像を撮影するように制御される場合に読出期間を検知する検知部と、読出期間中 XY アドレス型撮像素子により撮像される被写体を照明するための照明光の出射を停止するように照明光の出射と出射停止とを切替え可能な光源を制御する制御部とを備えることを特徴としている。

【0006】

なお、制御部は、光源に照明光をパルス発光させることが好ましい。

【0007】

また、XY アドレス型撮像素子は、電子内視鏡に設けられることが好ましい。

【0008】

本発明のシャッタ制御システムは、第 1、第 2 の方向に沿って配置される複数の画素が受光量に応じて生成する信号電荷を第 1 の方向に沿って並ぶ画素の列である画素列毎に画素信号として読出することにより画像信号を生成する XY アドレス型撮像素子が画素列に関わらず共通する共通期間と画素列毎に異なる変動期間とを有する蓄積期間における別々の画素列に配置される複数の画素による信号電荷の生成と共通期間の後の読出期間に蓄積期間に生成させた信号電荷の画素列毎の読出しとを繰返させることにより動画像を撮影するように制御される場合に読出期間を検知する検知部と、読出期間中 XY アドレス型撮像素子に入射する光を遮光するように XY アドレス型撮像素子の受光面に配置され光の透過と遮光とを切替え可能なシャッタを制御する制御部とを備えることを特徴としている。

【0009】

なお、XY アドレス型撮像素子は、電子内視鏡に設けられることを特徴としている。

【0010】

本発明の第 1 の内視鏡プロセッサは、第 1、第 2 の方向に沿って配置される複数の画素が受光量に応じて生成する信号電荷を第 1 の方向に沿って並ぶ画素の列である画素列毎に画素信号として読出することにより画像信号を生成する XY アドレス型撮像素子を画素列に関わらず共通する共通期間と画素列毎に異なる変動期間とを有する蓄積期間における別々の画素列に配置される複数の画素による信号電荷の生成と共通期間の後の読出期間に蓄積期間に生成させた信号電荷の画素列毎の読出しとを繰返させることにより動画像を撮影するように制御する第 1 の制御部と、読出期間中 XY アドレス型撮像素子により撮像される被写体を照明するための照明光の出射を停止するように照明光の出射と出射停止とを切替え可能な光源を制御する第 2 の制御部とを備えることを特徴としている。

【0011】

本発明の第 2 の内視鏡プロセッサは、第 1、第 2 の方向に沿って配置される複数の画素が受光量に応じて生成する信号電荷を第 1 の方向に沿って並ぶ画素の列である画素列毎に画素信号として読出することにより画像信号を生成する XY アドレス型撮像素子を画素列に関わらず共通する共通期間と画素列毎に異なる変動期間とを有する蓄積期間における別々

10

20

30

40

50

の画素列に配置される複数の画素による信号電荷の生成と共に期間の後の読み出し間に蓄積期間に生成させた信号電荷の画素列毎の読み出しどと繰り返されることにより動画像を撮影するように制御する第1の制御部と、読み期間中XYアドレス型撮像素子に入射する光を遮光するようにXYアドレス型撮像素子の受光面に配置され光の透過と遮光とを切替える可能なシャッタを制御する第2の制御部とを備えることを特徴としている。

【0012】

本発明の第1の内視鏡システムは、第1、第2の方向に沿って配置される複数の画素が受光量に応じて生成する信号電荷を第1の方向に沿って並ぶ画素の列である画素列毎に画素信号として読み出すことにより画像信号を生成するXYアドレス型撮像素子を有する電子内視鏡と、画素列に関わらず共通する共通期間と画素列毎に異なる変動期間とを有する蓄積期間における別々の画素列に配置される複数の画素による信号電荷の生成と共に期間の後の読み出し間に蓄積期間に生成させた信号電荷の画素列毎の読み出しどと繰り返されることにより動画像を撮影するようにXYアドレス型撮像素子を制御する第1の制御部と、XYアドレス型撮像素子により撮像される被写体を照明するための照明光の出射と出射停止とを切替える可能な光源と、読み期間中照明光の出射を停止するように光源を制御する第2の制御部とを備えることを特徴としている。

10

【0013】

本発明の第2の内視鏡システムは、第1、第2の方向に沿って配置される複数の画素が受光量に応じて生成する信号電荷を第1の方向に沿って並ぶ画素の列である画素列毎に画素信号として読み出すことにより画像信号を生成するXYアドレス型撮像素子を有する電子内視鏡と、画素列に関わらず共通する共通期間と画素列毎に異なる変動期間とを有する蓄積期間における別々の画素列に配置される複数の画素による信号電荷の生成と共に期間の後の読み出し間に蓄積期間に生成させた信号電荷の画素列毎の読み出しどと繰り返されることにより動画像を撮影するようにXYアドレス型撮像素子を制御する第1の制御部と、XYアドレス型撮像素子の受光面に配置され光の透過と遮光とを切替える可能なシャッタと、読み期間中XYアドレス型撮像素子に入射する光を遮光するようにシャッタを制御する第2の制御部とを備えることを特徴としている。

20

【発明の効果】

【0014】

本発明によれば、照明光以外の光が被写体に照射されない状況において全画素への光の入射時期を一致させること、および信号電荷の蓄積を全画素で同時に開始することが可能である。したがって、信号電荷の蓄積時期を全画素において一致させることができるので、動画像の歪みが低減化される。

30

【発明を実施するための最良の形態】

【0015】

以下、本発明の実施形態について図面を参照して説明する。

図1は、本発明の第1の実施形態を適用した内視鏡光源制御システムを有する内視鏡システムの内部構成を概略的に示すプロック図である。

【0016】

内視鏡システム10は、内視鏡プロセッサ20、電子内視鏡30、およびモニタ11によって構成される。内視鏡プロセッサ20は、電子内視鏡30、及びモニタ11に接続される。

40

【0017】

内視鏡プロセッサ20から被写体に照射するための照明光が電子内視鏡30に供給される。照明光を照射された被写体が電子内視鏡30により撮像される。電子内視鏡30の撮像により生成する画像信号が内視鏡プロセッサ20に送られる。

【0018】

内視鏡プロセッサ20では、電子内視鏡30から得られた画像信号に対して所定の信号処理が施される。所定の信号処理を施した画像信号はモニタ11に送信され、送信された画像信号に相当する画像がモニタ11に表示される。

50

【0019】

内視鏡プロセッサ20には光源ユニット40、映像信号処理回路21、タイミングジェネレータ22、およびシステムコントローラ23などが設けられる。後述するように、光源ユニット40は被写体に照射する照明光をライトガイド31の入射端に出射する。また、後述するように、映像信号処理回路21では画像信号に対して所定の信号処理が施される。タイミングジェネレータ22により内視鏡システム10の各部位の駆動時期が制御される。システムコントローラ23により内視鏡システム10全体の動作が制御される。

【0020】

内視鏡プロセッサ20と電子内視鏡30とを接続すると、光源ユニット40と電子内視鏡30に設けられるライトガイド31とが光学的に接続される。また、内視鏡プロセッサ20と電子内視鏡30とを接続すると、映像信号処理回路21と電子内視鏡30に設けられる撮像素子32とが、内視鏡プロセッサ20に設けられるタイミングジェネレータ22と撮像素子32とが電気的に接続される。

10

【0021】

図2に示すように、光源ユニット40は、ランプ41、ロータリーシャッタ42、集光レンズ43、電源回路44、モータ45、およびロータリーシャッタ駆動回路46などによって構成される。

【0022】

ランプ41は、例えばキセノンランプやハロゲンランプであり、白色光を出射する。ランプ41から出射される白色光をライトガイド31の入射端に導くための光路中にロータリーシャッタ42および集光レンズ43が設けられる。

20

【0023】

ロータリーシャッタ42は円板上に開口部と遮光部とが設けられる。光源ユニット40から白色光を出射するときには、光路上に開口部が挿入される。一方、白色光の出射を停止するときには、光路上に遮光部が挿入され、遮光される。モータ45の回転速度を調整することにより白色光の出射と出射停止の切替え周期が調整される。

【0024】

なお、モータ45によるロータリーシャッタ42の駆動は、ロータリーシャッタ駆動回路46により制御される。また、後述するように、ロータリーシャッタ駆動回路46は、タイミングジェネレータ22から発信されるクロック信号およびシステムコントローラ23から発信される読み出し期間検知信号に基づいて、ロータリーシャッタ42を駆動する。

30

【0025】

集光レンズ43により、光源ユニット40から出射される白色光が集光され、ライトガイド31の入射端に入射する。

【0026】

ランプ41には、電源回路44から電力が供給される。電源回路44からのランプ41への電力の供給のON/OFFは、システムコントローラ23により制御される。

【0027】

次に電子内視鏡30の構成について詳細に説明する(図1参照)。電子内視鏡30には、ライトガイド31、撮像素子32、配光レンズ33、および対物レンズ34などが設けられる。ライトガイド31は、内視鏡プロセッサ20との接続部分から電子内視鏡30の挿入管35の先端まで延設される。

40

【0028】

前述のように光源ユニット40から出射される白色光がライトガイド31の入射端に入射される。入射端に入射された光は、出射端まで伝達される。ライトガイド31の出射端から出射する光が、配光レンズ33を介して挿入管35先端付近に照射される。

【0029】

白色光が照射されたときの被写体の反射光による光学像が、対物レンズ34を介して撮像素子32の受光面に到達する。撮像素子32には、タイミングジェネレータ22からクロック信号およびフィールド信号が送信される。クロック信号およびフィールド信号に基

50

づいて、受光する光学像に対応する画像信号が生成される。

【0030】

撮像素子32は、XYアドレス型のCMOS撮像素子である。図3に示すように、撮像素子32の受光面には行列状に複数の画素50が配置される。各画素50において受光量に応じた画素信号が生成される。画素信号は、順番に出力部320を介して読出される。フィールド信号の半周期である1フィールド期間内に読出される画素信号の集合によって画像信号が形成される。なお、画素信号を出力させる画素50は、行選択回路32rおよび列選択回路32cによって選択される。

【0031】

図4を用いて、各画素50の内部構成を以下に説明する。図4は、画素の内部構成を示す回路図である。画素50は、フォトダイオード(PD)51、フローティングディフュージョン(FD)52、転送トランジスタ53、リセットトランジスタ54、増幅トランジスタ55、および行選択トランジスタ56によって構成される。

10

【0032】

PD51が光電変換することにより受光量に応じた信号電荷が生成される。転送トランジスタ53をONすることにより、信号電荷はFD52に転送される。FD52はキャパシタであり、蓄積する信号電荷に応じて電位が変わる。

【0033】

リセットトランジスタ54をONにすることにより、FD52がリセットされ、FD52に蓄積された信号電荷が電圧源Vddに掃出され、FD52の電位は電圧源Vddの電位にリセットされる。

20

【0034】

増幅トランジスタ55により出力インピーダンスが調整され、FD52の電位に応じた信号電位が画素50から行選択トランジスタ56に出力される。

【0035】

行選択トランジスタ56がONに切替えられるときに、信号電位は垂直読出し線32vに出力される。垂直読出し線32vは同じ列に並ぶすべての画素50に接続される。行選択トランジスタ56を行毎に別々にONにすることにより、同じ列の垂直読出し線32vに接続される画素50の画素信号を別々に出力することが可能である。

30

【0036】

各垂直読出し線32vは、CDS/SH回路32cdsに接続される。厳密にはリセット後のFD52の電位にはリセットノイズが含まれており、その後に転送される信号電荷に相当する信号電位にもリセットノイズが混入する。CDS/SH回路32cdsの相關二重サンプリングにより、混入したリセットノイズが除去され、PD51が蓄積した信号電荷に相当する信号電位が画素信号として出力される。

【0037】

CDS/SH回路32cdsは、列選択トランジスタ32csを介して水平読出し線32hに接続される。各列の列選択トランジスタ32csが順番にONに切替えられることにより、各列のCDS/SH回路32cdsが生成した画素信号が水平読出し線32hおよび出力部320を介して映像信号処理回路21に出力される。

40

【0038】

リセットトランジスタ54および行選択トランジスタ56のON/OFFの切替えとCDS/SH回路32cdsによる相關二重サンプリングの動作とは、行選択回路32rによって制御される。列選択トランジスタ32csのON/OFFの切替えは、列選択回路32cによって制御される。

【0039】

行選択回路32rおよび列選択回路32cは、タイミングジェネレータ22から受信するクロック信号およびフィールド信号に基づいて、切替え動作および相關二重サンプリング動作を制御する。

【0040】

50

なお、転送トランジスタ53は、行毎に別々の転送信号線（図示せず）に接続されており、行毎に別々のタイミングで転送信号TがHIGHに切替えられる。転送信号TがHIGHに切替えられている間、転送トランジスタ53はON、すなわち導通状態となる。

【0041】

また、リセットトランジスタ54は、行毎に別々のリセット信号線（図示せず）に接続されており、行毎に別々のタイミングでリセット信号RがHIGHに切替えられる。リセット信号RがHIGHに切替えられている間、リセットトランジスタ54はON、すなわち導通状態となる。

【0042】

また、行選択トランジスタ56は、行毎に別々の行選択信号線（図示せず）に接続されており、行毎に別々のタイミングで行選択信号SLがHIGHに切替えられる。行選択信号SLがHIGHに切替えられる間、行選択トランジスタ56はON、すなわち導通状態となる。

【0043】

上述のように出力される画素信号の集合である画像信号が、映像信号処理回路21に送信される。映像信号処理回路21において、所定の信号処理が施される。なお、各フィールド期間において最初に読出す1行目の画素50の行選択信号である第1の行選択信号SL1と、最後に読出す最終行であるm行目の画素50の行選択信号である第mの行選択信号SLmも映像信号処理回路21に送信される。第1、第mの行選択信号SL1、

SLmは、システムコントローラ23に送信される。システムコントローラ23は、第1の行選択信号SL1を受信してから第mの行選択信号SLmを受信するまでの間に読出期間検知信号をロータリーシャッタ駆動回路46に送信する。

【0044】

上述のような構成である撮像素子32と光源ユニット40の動作について、図5、図6のタイミングチャートを用いて説明する。図5は、1フィールドの画像信号を構成する画素信号を読出すときの撮像素子32の制御を示すタイミングチャートである。図6は、連続するフィールドそれぞれにおいて画像信号を読出すときの撮像素子32および光源ユニット40の駆動制御を示すタイミングチャートである。

【0045】

t1のタイミングにおいて第1のリセット信号R1がHIGHに切替えられ（（リセット信号欄参照）、1行目に配置された画素50におけるリセットトランジスタ54がONになる。リセットトランジスタ54をONにすることにより、FD52がリセットされる。

【0046】

FD52がリセットされた直後のt2のタイミングにおいて、第1の行選択信号SL1がHIGHに切替えられ、1行目に配置された画素50の画素信号が出力可能となる（第1の行選択信号SL1欄参照）。なお、第1の行選択信号SL1は、後述する第nの列選択信号SCnがHIGHになり1行目の全画素50の画素信号を読出すまで、HIGHのまま維持される。

【0047】

次のt3のタイミングにおいて、プレホールド信号SHPがHIGHに切替えられ、1行目の全画素50のリセット時のFD52の電位が各列のCDS/SH回路32cdsにサンプルホールドされる。

【0048】

次のt4のタイミングにおいて、第1の転送信号T1がHIGHに切替えられ、1行目の画素50のPD51に蓄積された信号電荷がFD52に転送される。

【0049】

次のタイミングt5において、データホールド信号SHDがHIGHに切替えられ、1行目の全画素50における電荷転送時のFD52の電位が各列のCDS/SH回路32

10

20

30

40

50

c d s にサンプルホールドされる。C D S / S H 回路 3 2 c d s は減算回路を有しており、電荷転送時の F D 5 2 の電位からリセット時の電位を減じた信号電位が画素信号として C D S / S H 回路 3 2 c d s から出力可能となる。

【0050】

次のタイミング t 6において、第1の列選択信号 S C 1 が H I G H に切替えられることにより1列目の列選択トランジスタが導通状態となり、1列目の C D S / S H 回路 3 2 c d s にサンプルホールドされた画素信号が水平読出し線 3 2 h および出力部 3 2 o を介して映像信号処理回路 2 1 に出力される。

【0051】

1列目の画素信号が読出されると、第2の列選択信号 S C 2 が H I G H に切替えられ、2列目の C D S / S H 回路 3 2 c d s にサンプルホールドされた画素信号が映像信号処理回路 2 1 に出力される。以後、同様に、それぞれの列の列選択信号 S C が順番に H I G H に切替わり、1行目の各列の画素信号が出力される。

【0052】

タイミング t 7において、第nの列選択信号 S C n が H I G H に切替えられ、最終列であるn列目の C D S / S H 回路 3 2 c d s から画素信号が出力されると、1行目の画素 5 0 からの画素信号の読出しが終了する。また、第1の行選択信号が L O W に切替えられる。

【0053】

1行目の画素信号の読出しが終了すると、次に第2のリセット信号 R 2 が H I G H に切替えられ、2行目の画素信号の読出しが開始される。タイミング t 1 ~ タイミング t 7 の動作と同様にして、2行目の画素 5 0 から画素信号が読出される（期間 p 1 参照）。

【0054】

以後、同様に、それぞれの行のリセット信号 R および行選択信号 S L が順番に H I G H に切替えられ、タイミング t 1 ~ タイミング t 6 の動作と同様にして、各行の画素信号が読出される。

【0055】

期間 p 2において、第mの行選択信号 S L m が H I G H に維持されている間に、最終行であるm行目の画素信号が読出される。1行目 ~ m行目の画素信号が読出されることにより、1フィールド期間の画像信号の読出しが終了する。

【0056】

次に、連続するフィールドにおける画像信号を読出すときの撮像素子 3 2 および光源ユニット 4 0 の制御について説明する。

【0057】

タイミングジェネレータ 2 2 は、周期が 1 / 3 0 秒であるフィールド信号を生成し、撮像素子 3 2 、および光源ユニット 4 0 などに送信する。フィールド信号が H I G H である期間および L O W である期間が、前述のフィールド期間に定められる（図 6 フィールド信号欄参照）。

【0058】

フィールド期間は、共通期間と読出期間とに分割される（図 6 下端参照）。フィールド信号の H I G H / L O W の切替え時期が、共通期間の開始時期に定められる。共通期間の終了時期から次のフィールド信号の H I G H / L O W の切替え時期までが、読出期間に定められる。

【0059】

読出期間に各行の画素信号が行毎に順番に行なわれる。図 6において S L 1 が H I G H である期間は図 5 における S L 1 が H I G H である期間に相当し、図 6において S L 1 が H I G H である間に P D 5 1 から F D 5 2 への信号電荷の転送や1行目の画素信号の読出しが行なわれる。他の行選択信号 S L 2 ~ S L m に関しても同様である。

【0060】

前述のように、P D 5 1 に蓄積された信号電荷は、転送トランジスタ 5 3 を導通させる

10

20

30

40

50

ことにより F D 5 2 に転送される。転送トランジスタ 5 3 の導通を停止するときに、P D 5 1 による信号電荷の蓄積が開始される。したがって、各行の転送トランジスタが L O W である期間が、各行における信号電荷の蓄積可能期間である（図 6 電荷蓄積可能期間参照）。信号電荷の F D 5 2 への転送時期は行毎に異なっており、信号電荷の蓄積可能期間も行毎に異なっている。なお、図 6 において、行選択信号が H I G H である時期を転送信号が H I G H である時期とみなす。

【 0 0 6 1 】

第 1 のフィールド期間における 1 行目の画素信号の読み出し終了以降の読み出期間（変動期間、 S L 1 欄符号 A 参照）と、連続する第 2 のフィールド期間の共通期間とによって構成される期間が、1 行目の画素 5 0 の信号電荷の蓄積可能期間である。この蓄積可能期間中の受光量に応じて信号電荷が蓄積され、第 2 のフィールド期間の 1 行目の画素信号として読み出される。

10

【 0 0 6 2 】

第 1 のフィールド期間における 2 行目の画素信号の読み出し終了移行の読み出期間（ S L 2 欄符号 A 参照）と、連続する第 2 のフィールド期間の共通期間と、第 2 のフィールド期間における 2 行目の画素信号の読み出し開始までの読み出期間（ S L 2 欄符号 B 参照）とによって構成される期間が、2 行目の画素 5 0 の信号電荷の蓄積可能期間である。この蓄積可能期間中の受光量に応じて信号電荷が蓄積され、第 2 のフィールド期間の 2 行目の画素信号として読み出される。

20

【 0 0 6 3 】

他の行の画素 5 0 についても、共通期間と共通期間に前後する読み出期間の一部であって行毎に異なる期間（変動期間）とにより構成される期間が、各行の蓄積可能期間となる。

【 0 0 6 4 】

上述のように駆動される撮像素子 3 2 に対して、光源ユニット 4 0 は共通期間にのみパルス発光するように、ロータリーシャッタ 4 2 が駆動される（光源ユニット欄参照）。また、読み出期間中の光源ユニット 4 0 から発光を停止するように、ロータリーシャッタ 4 2 が駆動される。なお、読み出期間中の光源ユニット 4 0 からの発光停止は、システムコントローラ 2 3 から発信される読み出期間検知信号に基づく。

30

【 0 0 6 5 】

したがって、行毎に異なる蓄積可能期間の中で、互いに重なる共通期間にのみ被写体の反射光が受光され、各行における信号電荷の生成時期が一致する。

【 0 0 6 6 】

以上のように、本発明の第 1 の実施形態である内視鏡光源制御システムによれば、電子内視鏡による通常の観察状況、すなわち照明光以外の光が被写体に照射されない状況において、全画素 5 0 での照明光による光学像の実際の受光時期および受光時間を一致させることができとなる。したがって、動く被写体を C M O S 撮像素子によって撮像しても、歪みの少ない画像を得ることが可能になる。

30

【 0 0 6 7 】

また、パルス発光する照明光により被写体を撮像する場合に、本実施形態のように発光時期を制限しなければ、発光するパルス数が行によって異なることがあり得る。発光するパルス数が異なることにより、被写体の露光ムラが生じる可能性があった。しかし、第 1 の実施形態によれば、発光するパルス数が、全行において一致し、照明光量が同一となる。したがって、このような露光ムラの発生が防止される。

40

【 0 0 6 8 】

次に、本発明の第 2 の実施形態であるシャッタ制御システムについて説明する。第 2 の実施形態は、共通期間以外の期間に撮像素子の受光面への光の入射を防ぐ方法が第 1 の実施形態と異なっている。以下、第 1 の実施形態と異なる部位を中心に説明する。なお、第 1 の実施形態と同じ機能を有する部位には同じ符号を付す。

【 0 0 6 9 】

図 7 において、内視鏡プロセッサ 2 0 0 は、第 1 の実施形態と同様に、光源ユニット 4

50

0、映像信号処理回路21、タイミングジェネレータ22、およびシステムコントローラ23などが設けられる。

【0070】

第1の実施形態と同様に、光源ユニット40は被写体に照射する照明光をライトガイド31の入射端に向けて出射する。また、第1の実施形態と同様に、映像信号処理回路21では画像信号に対して所定の信号処理が施される。また、第1の実施形態と同様にタイミングジェネレータ22により内視鏡システム100の各部位の駆動時期が制御される。システムコントローラ23により、第1の実施形態と同様、内視鏡システム100全体の動作が制御される。

【0071】

光源ユニット40の構成および機能は第1の実施形態と同じである。第1の実施形態と異なり、ロータリーシャッタ駆動回路46にはシステムコントローラ23から読出期間検知信号が送信されない。

【0072】

電子内視鏡300には、第1の実施形態と同様に、ライトガイド31、撮像素子32、配光レンズ33、および対物レンズ34が設けられる。さらに、第1の実施形態と異なり、電子内視鏡300には、シャッタ36が設けられる。

【0073】

シャッタ36は液晶素子であり、撮像素子32の受光面に設けられ、受光面に入射する光学像の遮光と透過とが切替えられる。遮光と透過との切替えは、システムコントローラ23により制御される。

【0074】

撮像素子32は、第1の実施形態と同様に駆動され、画像信号が生成され、映像信号処理回路21に送信される。第1の実施形態と同様に、第1、第mの行選択信号SL1、SLmも映像信号処理回路21に送信される。第1、第mの行選択信号SL1、SLmは、システムコントローラ23に送信される。システムコントローラ23は、第1の行選択信号SL1を受信してから第mの行選択信号SLmを受信するまでの間にシャッタ36に光を遮光させる。

【0075】

上述のような構成である撮像素子32とシャッタ36との動作について図8のタイミングチャートを用いて説明する。図8は、連続するフィールドそれぞれにおいて画像信号を読出すときの撮像素子32の駆動制御およびシャッタ36の開閉状況を示すタイミングチャートである。なお、1フィールドの画像信号を構成する画素信号を読出すときの撮像素子32の制御は、第1の実施形態と同様である(図5参照)。

【0076】

第1の実施形態と同様に、フィールド期間は共通期間と読出期間とに分割される。また、フィールド信号のHIGH/LOWの切替え時期が、共通期間の開始時期に定められる。また、共通期間の終了時期から次のフィールド信号のHIGH/LOWの切替え時期までが、読出期間に定められる。

【0077】

第1の実施形態と同様に、共通期間と共通期間に前後する読出期間の一部とにより構成される期間が、各行の蓄積可能期間となる。各行の蓄積可能期間中の受光量に応じて信号電荷が蓄積され、読出期間において各行の行選択信号がHIGHに切替わるときに、信号電荷がFD52に転送され、画素信号が読出される。

【0078】

第1の実施形態と異なり、光源ユニット40は共通期間だけでなく読出期間中もパルス発光するように、ロータリーシャッタ42が駆動される(光源ユニット欄参照)。

【0079】

前述のように、共通期間中には、シャッタ36に光学像を透過させる(シャッタ欄参照)。一方、読出期間中には、シャッタ36に光学像を遮光させる。したがって、行毎に異

10

20

30

40

50

なる蓄積可能機関の中で、互いに重なる共通期間にのみ、被写体の反射光が撮像素子32の受光面に到達する。それゆえ、各行における信号電荷の生成時期が一致する。

【0080】

以上のように、本発明の第2の実施形態であるシャッタ制御システムによれば、CMOS撮像素子に動画像を撮影させる場合に、ライン露光させながら全画素50での照明光による光学像の実際の受光時期および受光時間を一致させることが可能となる。

【0081】

また、第1の実施形態と同様に、パルス発光する照明光を被写体に照射する場合でも、被写体の露光ムラの発生が防がれる。

【0082】

なお、第1、第2の実施形態において、パルス発光が可能な光源ユニットを用いる構成であるが、他の光源を用いてもよい。第1の実施形態においては、発光および発光停止を切替え可能な光源ユニットであれば、読出期間中に発光停止すれば、第1の実施形態と同様の効果が得られる。例えば、発光ダイオードを用いることが可能である。また、第2の実施形態においては、シャッタ36により撮像素子32への光学像の透過と遮光とを切替えるので、発光および発光停止を切替えられなくてもよい。

10

【0083】

また、第1、第2の実施形態では、光源ユニット40は内視鏡プロセッサ20、200内部に設けられる構成であるが、内視鏡プロセッサ20の外部ユニットとして用いられる構成であってもよい。

20

【0084】

また第1の実施形態の光源制御システムまたは第2の実施形態のシャッタ駆動システムは、内視鏡システムに設けられる構成であるが、他の動画像撮影装置に用いられてもよい。例えば、光源ユニットを備えた暗所での撮影用のビデオカメラに、第1の実施形態の光源制御システムを適用しても、第1の実施形態と同様の効果が得られる。また、通常のビデオカメラに第2の実施形態のシャッタ制御システムを適用しても、第2の実施形態と同様の効果が得られる。

20

【0085】

また、本実施形態では、画素50は行列状に配置される構成であるが、互いに向きの異なる第1、第2の方向に沿って並べられ、第1の方向に沿った画素の列毎に画素信号の読出しが行なわれる構成であってもよい。さらに、本実施形態では、行毎に画素信号が読出される構成であるが、列毎に読出されてもよい。

30

【0086】

また、本実施形態では、CMOS撮像素子を用いたが、XYアドレス型のいかなる撮像素子を用いても、本実施形態と同様の効果が得られる。

【図面の簡単な説明】

【0087】

【図1】本発明の第1の実施形態である光源制御システムを有する内視鏡システムの内部構成を概略的に示すブロック図である。

40

【図2】光源ユニットの内部構成を概略的に示すブロック図である。

【図3】撮像素子の概略構成を示すブロック図である。

【図4】画素の概略構成を示す回路図である。

【図5】1フィールドの画像信号を構成する画素信号を読出すときの撮像素子の制御を示すタイミングチャートである。

40

【図6】連続するフィールドそれぞれにおいて画像信号を読出すときの撮像素子および光源ユニットの駆動制御を示すタイミングチャートである。

【図7】本発明の第2の実施形態であるシャッタ制御システムを有する内視鏡システムの内部構成を概略的に示すブロック図である。

50

【図8】連続するフィールドそれぞれにおいて画像信号を読出すときの撮像素子の駆動制御およびシャッタの開閉状況を示すタイミングチャートである。

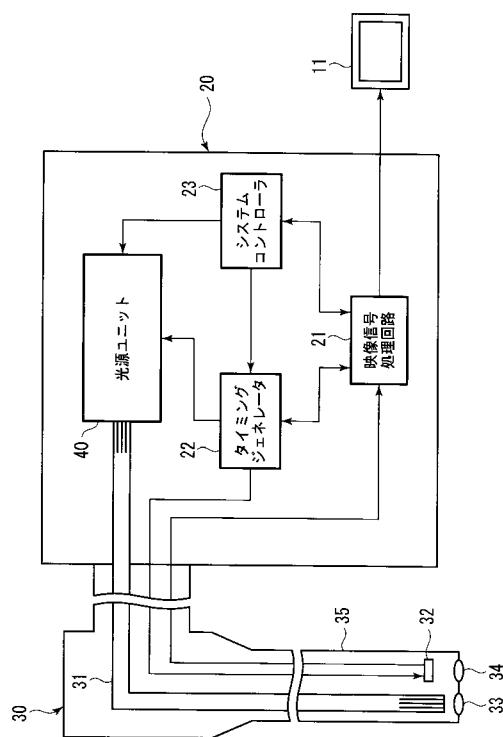
【符号の説明】

【0088】

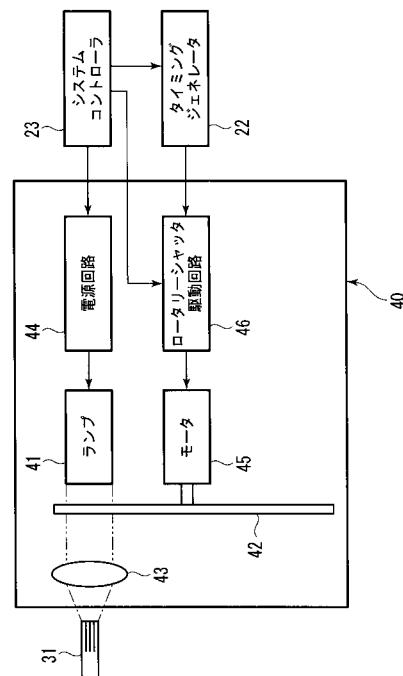
- 10、100 内視鏡システム
 20、200 内視鏡プロセッサ
 22 タイミングジェネレータ
 23 システムコントローラ
 30、300 電子内視鏡
 32 撮像素子
 32c 列選択回路
 32r 行選択回路
 40 光源ユニット
 42 ロータリーシャッタ
 46 ロータリーシャッタ駆動回路
 50 画素
 51 フォトダイオード (P D)

10

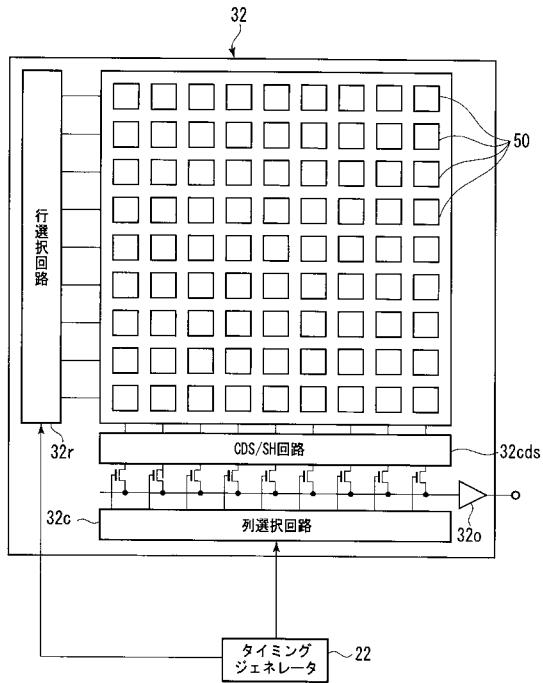
【図1】



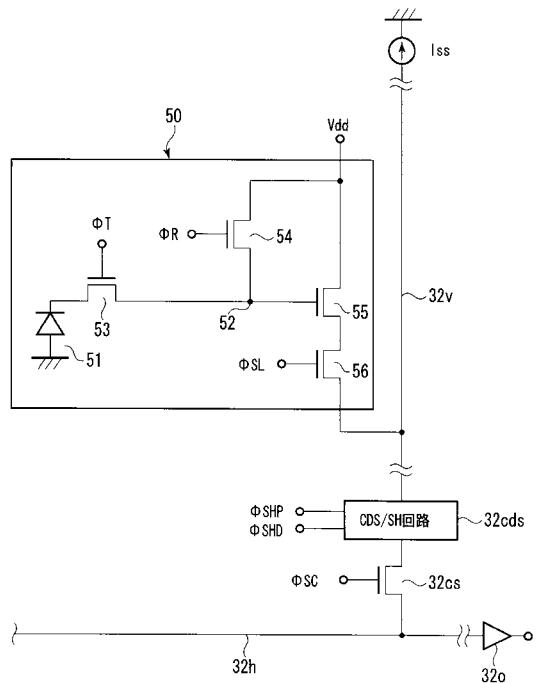
【図2】



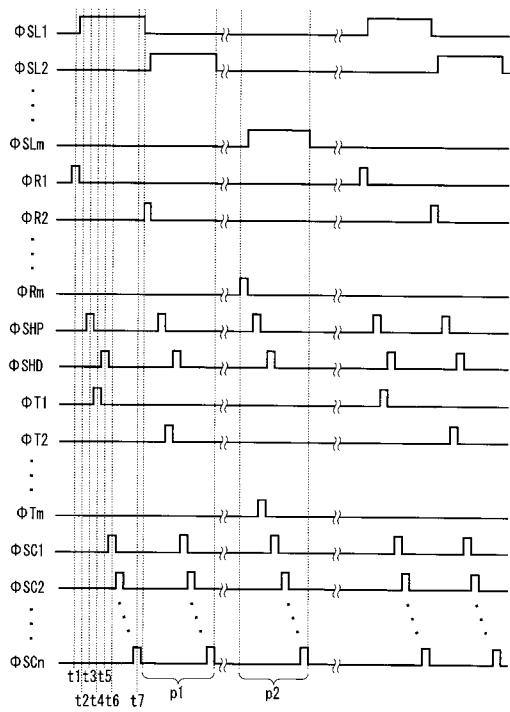
【図3】



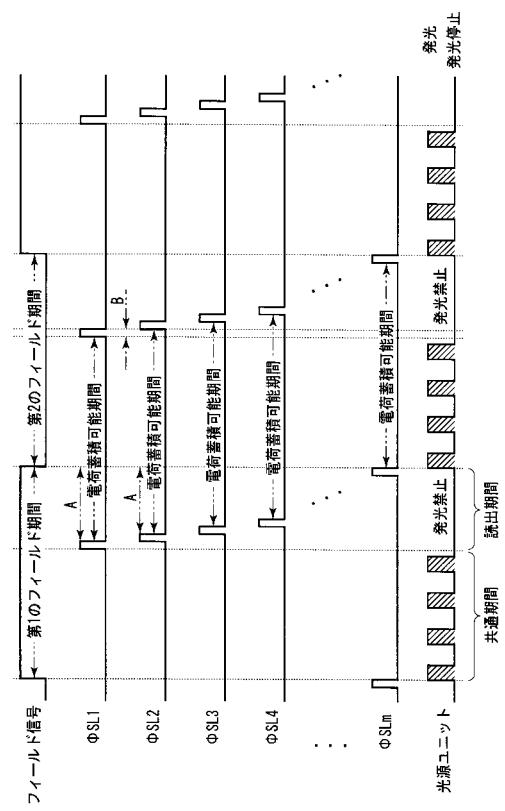
【図4】



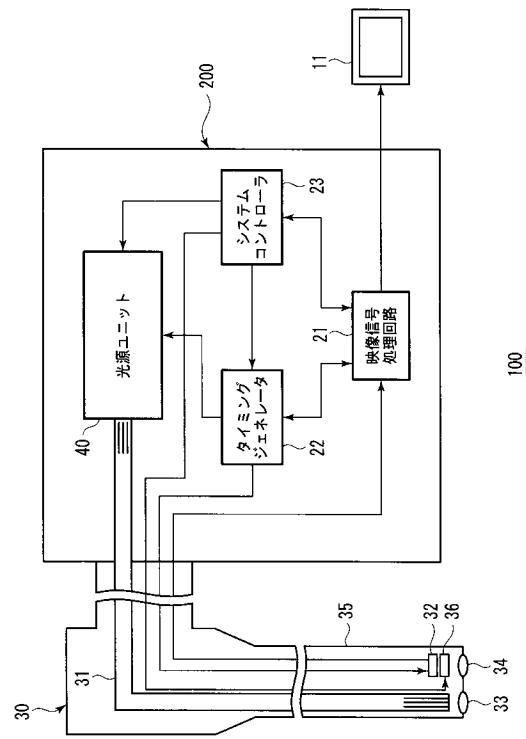
【図5】



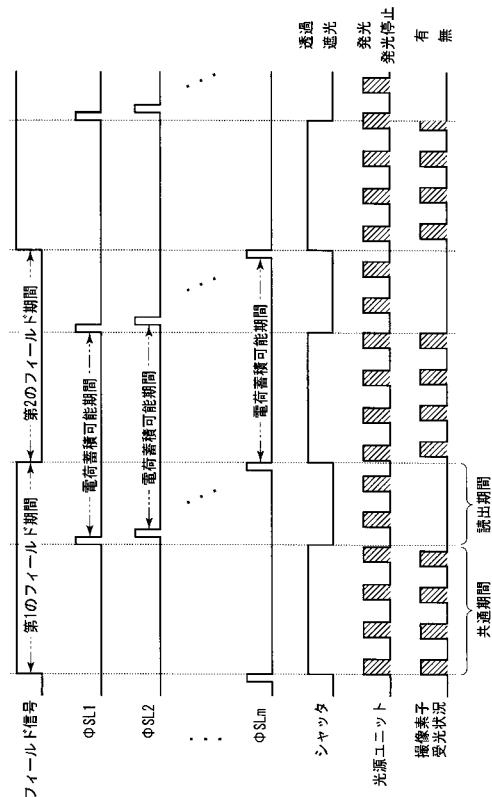
【図6】



【図7】



【図8】



フロントページの続き

(51) Int.Cl. F I テーマコード(参考)
H 04N 5/238 (2006.01) H 04N 5/238 Z

(72) 発明者 谷 信博
東京都板橋区前野町2丁目36番9号 ペンタックス株式会社内

(72) 発明者 入山 典子
東京都板橋区前野町2丁目36番9号 ペンタックス株式会社内

F ターム(参考) 2H040 BA09 CA04 CA10 GA02
4C061 AA00 BB02 CC06 DD00 GG01 JJ17 LL02 MM03 NN01 PP12
QQ02 QQ09 RR03 RR15 RR18 RR26 SS05
5C122 DA26 EA41 FC02 GG21 HB02

专利名称(译)	光源控制系统，快门控制系统。内窥镜处理器和内窥镜系统		
公开(公告)号	JP2009136447A	公开(公告)日	2009-06-25
申请号	JP2007314996	申请日	2007-12-05
[标]申请(专利权)人(译)	保谷股份有限公司		
申请(专利权)人(译)	HOYA株式会社		
[标]发明人	谷信博 入山典子		
发明人	谷 信博 入山 典子		
IPC分类号	A61B1/06 A61B1/04 G02B23/24 G02B23/26 H04N5/225 H04N5/238		
CPC分类号	H04N5/2354 A61B1/042 H04N5/2256 H04N5/3532 H04N5/374 H04N7/183 H04N2005/2255		
FI分类号	A61B1/06 A61B1/04.370 G02B23/24.B G02B23/26.B H04N5/225.C H04N5/238.Z A61B1/04 A61B1/045.630 A61B1/045.650 A61B1/06.611 H04N5/225 H04N5/225.300 H04N5/225.500 H04N5/235.400 H04N5/238		
F-TERM分类号	2H040/BA09 2H040/CA04 2H040/CA10 2H040/GA02 4C061/AA00 4C061/BB02 4C061/CC06 4C061/DD00 4C061/GG01 4C061/JJ17 4C061/LL02 4C061/MM03 4C061/NN01 4C061/PP12 4C061/QQ02 4C061/QQ09 4C061/RR03 4C061/RR15 4C061/RR18 4C061/RR26 4C061/SS05 5C122/DA26 5C122/EA41 5C122/FC02 5C122/GG21 5C122/HB02 4C161/AA00 4C161/BB02 4C161/CC06 4C161/DD00 4C161/GG01 4C161/JJ17 4C161/LL02 4C161/MM03 4C161/NN01 4C161/PP12 4C161/QQ02 4C161/QQ09 4C161/RR03 4C161/RR15 4C161/RR18 4C161/RR26 4C161/SS05		
代理人(译)	松浦 孝 野刚		
外部链接	Espacenet		

摘要(译)

要解决的问题：减少由XY地址型图像拾取装置拾取的运动图像的失真。
 内窥镜系统包括成像装置和光源单元。成像装置是CMOS成像装置。字段期间具有共同期间和读取期间。并且在每个像素中的电荷累积使能时段期间生成并累积与接收光量相对应的信号电荷。共同时段之前和之后的共同时段和部分读取时段构成电气化累积启用时段。在读取时段期间，按顺序读取每行的像素信号。在共同时段期间从光源单元发射脉冲光。并且在读取期间停止光源单元的发光。点域5

